

PATENT ABSTRACTS OF JAPAN

AB

(11)Publication number : 2001-094205

(43)Date of publication of application : 06.04.2001

(51)Int.Cl.

H01S 5/14
G02B 6/42
G02B 27/28
H01S 5/022
H04B 10/02
H04B 10/18
H04B 10/14
H04B 10/135
H04B 10/13
H04B 10/12

(21)Application number : 11-265429

(71)Applicant : SUMITOMO ELECTRIC IND LTD

(22)Date of filing : 20.09.1999

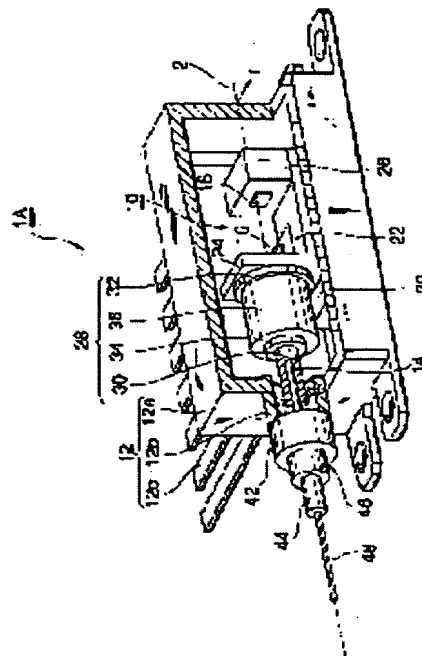
(72)Inventor : KATO TAKASHI
MATSUMOTO KEIKO

(54) LIGHT EMITTING DEVICE, METHOD OF EMITTING SIGNAL LIGHT, METHOD OF SENDING SIGNAL LIGHT, OPTICAL COMMUNICATION SYSTEM AND METHOD OF DETERMINING ISOLATION VALUE

(57)Abstract:

PROBLEM TO BE SOLVED: To offer a light emitting device, a method of emitting signal lights, a method of sending signal lights, an optical communication system and a method of determining an isolation value, which can attain a specified characteristic of bit error.

SOLUTION: A light emitting device 1A is provided with a light generating part, an output and a light isolator 42. The light emitting part includes a semiconductor optical amplifier(SOA) 16 and a grating fiber(GF) 14. The SOA 16 comprises a light emitting plane and a light reflecting plane, and the GF 14 comprises a diffraction grating 14c arranged in a core part and an end part which is connected with the light emitting plane optically. The output is arranged so as to offer the light generated in the light generating part. The light isolator 42 is placed between the light generating part and the output. As for the light emitting device 1A, isolation of the light isolator 42 is specified to be $-52.4-8.7 \times \log(\text{BER})$ or less at a dB unit regarding a bit error rate BER which is supposed to be attained at a transmission velocity 2.5 Gbps in a zone of 1.55 μm .



BEST AVAILABLE COPY

LEGAL STATUS

[Date of request for examination]	17.11.1999
[Date of sending the examiner's decision of rejection]	25.12.2001
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	withdrawal
[Date of final disposal for application]	25.04.2002
[Patent number]	
[Date of registration]	
[Number of appeal against examiner's decision of	2002-01361

rejection]

[Date of requesting appeal against examiner's
decision of rejection]

24.01.2002

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2001-94205

(P2001-94205A)

(43)公開日 平成13年4月6日(2001.4.6)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
H 0 1 S 5/14		H 0 1 S 5/14	2 H 0 3 7
G 0 2 B 6/42		G 0 2 B 6/42	2 H 0 9 9
	27/28		A 5 F 0 7 3
H 0 1 S 5/022		H 0 1 S 5/022	5 K 0 0 2
H 0 4 B 10/02		H 0 4 B 9/00	M
審査請求 有 請求項の数10 O L (全 14 頁) 最終頁に続く			

(21)出願番号 特願平11-265429

(22)出願日 平成11年9月20日(1999.9.20)

(71)出願人 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

(72)発明者 加藤 隆志

神奈川県横浜市栄区田谷町1番地 住友電気工業株式会社横浜製作所内

(72)発明者 松元 圭子

神奈川県横浜市栄区田谷町1番地 住友電気工業株式会社横浜製作所内

(74)代理人 100088155

弁理士 長谷川 芳樹 (外3名)

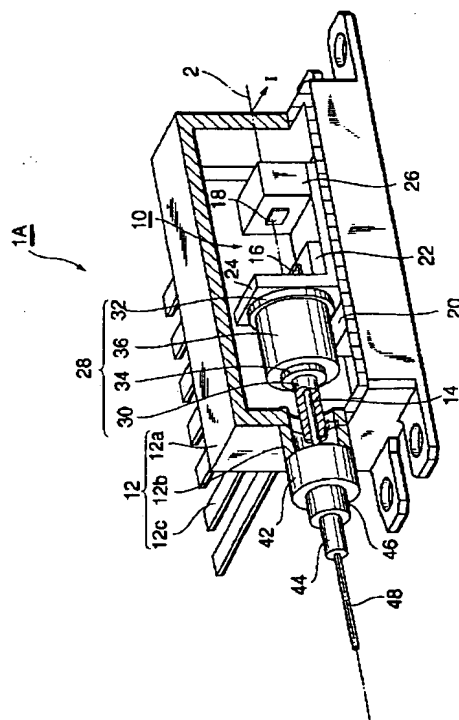
最終頁に続く

(54)【発明の名称】 発光デバイス、信号光を発生する方法、信号光を送出する方法、光通信システム、並びにアイソレーション値を決定する方法

(57)【要約】

【課題】 所定のビットエラー率特性を達成できる発光デバイス、信号光を発生する方法、信号光を送出する方法、光通信システム並びにアイソレーション値を決定する方法を提供する。

【解決手段】 発光デバイス1Aは、光発生部と、出力と、光アイソレータ42と、を備える。光発生部は、半導体光増幅器(SOA)16およびグレーティングファイバ(GF)14を含む。SOA16は光放出面および光反射面を有し、GF14は光放出面に光学的に結合された一端部およびコア部に設けられた回折格子14cを有する。出力は、光発生部において発生された光を提供するように設けられている。光アイソレータ42は、光発生部と出力との間に配置されている。発光デバイス1Aでは、光アイソレータ42のアイソレーションは1.55 μ m帯において伝送速度2.5Gbpsで達成されるべきビットエラー率BERに関してdB単位において $-52.4-8.7 \times \log(\text{BER})$ 以下で規定されている。



【特許請求の範囲】

【請求項1】 光放出面および光反射面を有する活性層にキャリアが注入されると光を発生する半導体光増幅器、並びに前記半導体光増幅器の前記光放出面に光学的に結合された一端、他端、およびコア部に設けられた回折格子、を有するグレーティングファイバ、を含む光発生部と、

前記光発生部において発生された信号光を提供するように設けられた出力と、

前記光発生部と前記出力との間に配置された光アイソレータと、を備え、

前記光アイソレータのアイソレーションは、 $1.55\mu\text{m}$ 帯において伝送速度 2.5Gbps で達成されるべきビットエラー率BERに関してdB単位において

$-52.4-8.7\times\log(\text{BER})$

で規定されている値以上である、発光デバイス。

【請求項2】 前記光アイソレータは、前記グレーティングファイバの前記他端と光学的に結合されている、請求項1に記載の発光デバイス。

【請求項3】 前記光アイソレータは、前記グレーティングファイバの前記他端と光学的に結合されている第1の複屈折デバイス、光ファイバを介して前記出力に光学的に結合された第2の複屈折デバイス、並びに第1および第2の複屈折デバイスの間に配置されたファラデー回転子を有する、請求項1または請求項2に記載の発光デバイス。

【請求項4】 光放出面および光反射面を有する活性層にキャリアが注入されると光を発生する半導体光増幅器、並びに前記半導体光増幅器の前記光放出面に光学的に結合された一端、他端、およびコア部に設けられた回折格子、を有するグレーティングファイバ、を含む複数の光発生部と、

前記複数の光発生部において発生された信号光を提供するように設けられた出力と、前記複数の光発生部と前記出力との間に配置された光アイソレータと、を備え、

前記光アイソレータのアイソレーションは、 $1.55\mu\text{m}$ 帯において伝送速度 2.5Gbps で達成されるべきビットエラー率BERに関してdB単位において

$-52.4-8.7\times\log(\text{BER})$

で規定されている値以上である、発光デバイス。

【請求項5】 前記複数の光発生部において発生された光を合波し前記出力に提供するための光合波手段を更に備える、請求項4に記載の発光デバイス。

【請求項6】 前記光アイソレータは、前記光合波手段と前記出力との間に配置されている、請求項5に記載の発光デバイス。

【請求項7】 信号光を発生する方法であって、半導体光増幅器において光信号を発生し、前記半導体光増幅器の前記光放出面に光学的に結合されたグレーティングファイバのコア部に設けられた回折格子と、半導体

光増幅器の光反射面とにおいて前記信号光を反射させて増幅するステップと、

伝送速度 2.5Gbps の $1.55\mu\text{m}$ 帯の光に対して達成されるべきdB単位におけるビットエラー率BERに関して

$-52.4-8.7\times\log(\text{BER})$

に従って規定された値以上の光アイソレーションを介して光伝送路に前記信号光を光伝送路に提供するステップと、を備える信号光を発生する方法。

【請求項8】 1または複数の波長を有する光信号を送出する光送信器と、

前記光信号を受ける光受信器と、

前記光送信器および前記光受信器の間を光学的に結合する光伝送路と、を備え、

前記光送信器は、光放出面および光反射面を有する活性層にキャリアが注入されると光を発生する半導体光増幅器、並びに前記半導体光増幅器の前記光放出面に光学的に結合された一端部、およびコア部に設けられた回折格子、を有するグレーティングファイバ、を含む第1の光発生部と、

前記光発生部において発生された信号光を提供するように設けられた出力と、

前記光発生部と前記出力との間に配置された光アイソレータと、を有し、

前記光アイソレータのアイソレーションは、 $1.55\mu\text{m}$ 帯において伝送速度 2.5Gbps で達成されるべきビットエラー率BERに関してdB単位において

$-52.4-8.7\times\log(\text{BER})$

で規定されている値以上である、光通信システム。

【請求項9】 前記光送信器は、1以上の第2の光発生部を含み、前記1の光発生部および前記1以上の第2光発生部において発生されたそれぞれの光を合波するための光合波手段を有し、

前記光受信器は、前記光伝送路から受けた信号光を分波するための光分波手段を有し、

前記第2の光発生部は、光放出面および光反射面を有する活性層にキャリアが注入されると光を発生する半導体光増幅器、並びに前記半導体光増幅器の前記光放出面に光学的に結合された一端部、およびコア部に設けられた回折格子、を有するグレーティングファイバ、を含む、請求項8に記載の光通信システム。

【請求項10】 外部共振器型の発光デバイスが所定ビットエラー率を達成するために必要なアイソレーション値を決定する方法であって、試験デバイスは前記外部共振器を含む光発生部を含み、前記発光デバイスは、前記アイソレーション値を達成する光アイソレータと、前記光発生部とを含み、

前記試験デバイスを準備するステップと、

前記試験デバイスにおいて信号光を発生させ前記信号光の所定量を前記試験デバイスに戻した状態で、前記試験

デバイスのビットエラー率を測定するステップと、
前記所定量を変化させて前記試験デバイスビットエラー率を測定するステップと、
前記試験デバイスのビットエラー率と前記所定量との関係から前記所定のビットエラー率を達成できる戻り光量を求めるステップと、
前記所定のビットエラー率を達成できる戻り光量と、前記発光デバイスの出力が受けると見積もられたシステム戻り光量とから、前記発光デバイスのアイソレーション値を決定するステップと、を備えるアイソレーション値を決定する方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体光増幅器およびグレーティングファイバを有する発光デバイス、半導体光増幅器およびグレーティングファイバを用いて信号光を発生する方法、光通信システム、並びにアイソレーション値を決定する方法に関する。

【0002】

【従来の技術】ファイバグレーティングレーザは、半導体光増幅器(以下、SOAともいう)およびグレーティングファイバを有する。このファイバグレーティングレーザは、ファイバグレーティングの回折格子と、SOAの一端面とから成る光共振器を備える。SOAは、光を取り出す前端面およびグレーティングファイバと対面する後端面を有する。このような構造のレーザは、外部共振器型半導体レーザモジュールとして知られている。このモジュールでは、その発光波長がファイバグレーティングのブラッグ波長によって決定されるので、SOAを作製した後においても光波長を調整することができるとい

【0003】

【発明が解決しようとする課題】光通信の分野、特にWDM光通信システムの分野において実用的に使用可能な半導体レーザモジュールを製造するために、発明者は様々な検討を行った。

【0004】この検討結果の一つとして、発明者は、半導体レーザモジュールにおいては、エラービット率(BER)がDFB半導体レーザに比較して下がり難い傾向にあることを見出した。WDM光通信システムでは、達成されるべきビットエラー率として、少なくとも 10^{-10} 、好ましくは 10^{-12} が要求される。

【0005】しかしながら、文献(ECOC 97, 22-25 September 1997, Conference Publication No. 448, "DENSE WDM TRANSMISSION IN STANDARD FIBRE USING DIRECTLY-MODULATED FIBRE GRATING LASERS AT 2.6 GBIT/S")に示された実験結果および発明者の検討結果によれば、実験室での測定においてさえも上記の目標値に到達することができなかった。例えば、文献に示されるデータによれば、 10^{-10} 程度でビットエラー率が飽和する傾向にあ

る。

【0006】そこで、本発明の目的は、所定のビットエラー率を越える特性を達成できる発光デバイス、信号光を発生する方法、光通信システム、並びにアイソレーション値を決定する方法を提供することにある。

【0007】

【課題を解決するための手段】このような課題を達成するために、発明者はさらに検討を進めた。発明者がまず着目したことは、半導体レーザとの比較である。

【0008】ファイバグレーティングレーザといった発光デバイスは、半導体素子を光発生源として使用する点、並びに回折格子および半導体素子の一端面からなる光共振器を有する点、において共通する。しかしながら、DFB型半導体レーザでは、光共振器は、半導体素子の一端面と半導体素子内に設けられた回折格子とから成る。ファイバグレーティングレーザでは、光共振器は、半導体素子の一端面と半導体素子の外のグレーティングファイバに設けられた回折格子とから成る。

【0009】発明者は、この構造的な差に関してさらに検討を進めた。この結果、ファイバグレーティングレーザは、DFB型半導体レーザに比べて長い共振器長を備えていることに気づいた。これは、DFB型半導体レーザと大きく異なる点である。

【0010】長い共振器長を備える発光デバイスでは、発振スペクトル幅が狭くなる。一方、スペクトル幅が狭いということは、外部からの攪乱、つまり外部干渉に弱いことを意味する。したがって、このような発光デバイスに何らかの外部攪乱に加わると、その攪乱はDFB型半導体レーザよりも顕著にその特性に影響を与えることが考えられる。

【0011】そこで、発明者は、ファイバグレーティングといった発光デバイスにどのような攪乱が加えられているのかについて検討した。ビットエラー率が、非常に速い現象、例えば2.5 Gbit/s程度の現象に係わるので、温度といった環境要因は検討から除外される。このため、発明者は、電気的な攪乱および光学的な攪乱について調査した。

【0012】まず、電気的な攪乱について検討した。DFB型半導体レーザおよびファイバグレーティングレーザは共に類似にしたパッケージ、例えばバタフライ型パッケージに組み立てられる。また、ファイバグレーティングレーザの半導体光増幅器は、半導体レーザと非常に似た構造を有している。このため、電源および駆動配線のインピーダンス等も似たような値になると考えられる。故に、電流を光に変換する過程において、ファイバグレーティングレーザとDFB型半導体レーザとの間において、ビットエラー率を悪化させるような大きな違いはないと考えた。

【0013】次いで、光学的な攪乱について検討した。非常に高い周波数の攪乱であることを考慮すると、自ら

が発生した光信号が候補となり得る。では、どのような経路で、この光信号が、攪乱としてファイバグレーティングレーザに加えられるのであろうかと考えた。攪乱の入力として最も可能性のある経路は、グレーティングファイバである。つまり、グレーティングファイバを通して半導体光増幅器に加えられる経路が考えられる。これが原因であると仮定すると、既に言及したように、ファイバグレーティングレーザはDFB型半導体レーザに比べて長い光共振器長を有するという構造的な要因とも矛盾しない。

【0014】しかしながら、一般に、この経路には光アイソレータが配置されている。そこで、戻り光に関して更に詳細な検討を行うべく実験を行った。この実験については後述し、ここでは、その結果のみ示す。その結果によれば、発明者は、戻り光が、ビットエラー率を低下させていることを発見すると共に、光アイソレーション値は、達成されるビットエラー率と関連していることを発見した。

【0015】そこで、発明者は、本発明を以下のような構成とした。

【0016】本発明に係わる発光デバイスは、光発生部と、当該発光デバイスの出力と、光アイソレータと、を備える。光発生部は、半導体光増幅器およびグレーティングファイバを含む。半導体光増幅器は、光放出面および光反射面を有する活性層にキャリアが注入されると光を発生する。グレーティングファイバは、半導体光増幅器の光放出面に光学的に結合された一端、他端、およびコア部に設けられた回折格子、を有する。出力は、光発生部において発生された光を提供するように設けられている。光アイソレータは、光発生部と出力との間に配置されている。このような発光デバイスにおいて、光アイソレータのアイソレーションは、1.55μm帯において伝送速度2.5Gbpsで達成されるべきビットエラー率BERに関してdB単位において $-52.4-8.7 \times \log(BER)$ で規定されている値以上である。

【0017】本発明に係わる発光デバイスでは、光アイソレータは、グレーティングファイバの他端と光学的に結合されていることができる。

【0018】本発明に係わる発光デバイスは、複数の光発生部と、当該発光デバイスの出力と、光アイソレータと、を備える。光アイソレータは、複数の光発生部と出力との間に配置されている。さらに、このような発光デバイスでは、複数の光発生部において発生されたそれぞれの光を合波するための光合波手段を備えることができる。本発明に係わる発光デバイスでは、光アイソレータは、光合波手段と出力との間に配置されることができる。

【0019】本発明に係わる信号光を発生する方法は、(1)半導体光増幅器において光信号を発生し、半導体光増幅器の光放出面に光学的に結合されたグレーティング

ファイバのコア部に設けられた回折格子と、半導体光増幅器の光反射面とにおいて信号光を反射させて増幅し、(2)伝送速度2.5Gbpsの1.55μm帯の光に対して達成されるべきdB単位におけるビットエラー率BERに関して

$$-52.4-8.7 \times \log(BER)$$

に従って規定される値以上の光アイソレーションを介して光伝送路に信号光を光伝送路に提供する、それぞれのステップを備える。

10 【0020】本発明に係わる信号光を送出する方法は、所定のビットエラー率を達成するように調整された信号光を送出することを可能にする。この方法は、(3)半導体光増幅器において1.55μm帯の信号光を発生し、半導体光増幅器の光放出面に光学的に結合されたグレーティングファイバのコア部に設けられた回折格子と、半導体光増幅器の光反射面とにおいて信号光を反射させて増幅し、(4)増幅された信号光に対して達成されるべきdB単位におけるビットエラー率BERに関して

$$-52.4-8.7 \times \log(BER)$$

20 に従って決定された値以上の光アイソレーションを介して増幅された信号光を送出する、それぞれのステップを備える。

【0021】本発明に係わる光通信システムは、光送信器と、光受信器と、光送信器および光受信器を光学的に結合する光伝送路と、を備える。光送信器は、1または複数の波長を有する光信号を送出し、光受信器はこの光信号を受ける。このような光通信システムにおいて、光送信器は、1または複数の光発生部と、1または複数の光発生部において発生された光を提供するように設けられた出力と、1または複数の光発生部と出力との間に配置された光アイソレータと、を有する。光アイソレータのアイソレーションは、1.55μm帯において伝送速度2.5Gbpsで達成されるべきビットエラー率BERに関してdB単位において

$$-52.4-8.7 \times \log(BER)$$

で規定されている値以上に設定されている。

【0022】本発明に係わる光通信システムでは、光送信器は、1または複数の光発生部において発生されたそれぞれの光を合波するための光合波手段を有することができ、光受信器は、光伝送路から受けた光を分波するための光分波手段を有することができる。

【0023】本発明は、外部共振器型の発光デバイスが所定ビットエラー率を達成するために必要なアイソレーション値を決定する方法に関連する。試験デバイスは外部共振器を含む光発生部を含む。発光デバイスは、アイソレーション値を達成する光アイソレータと、光発生部とを含む。この方法には、以下のステップが含まれる。

(5)試験デバイスを準備するステップが含まれる。(6)試験デバイスにおいて信号光を発生させ信号光の所定量を試験デバイスに戻した状態で、試験デバイスのビットエ

ラー率を測定するステップが含まれる。(7)所定量を変化させて試験デバイスビットエラー率を測定するステップが含まれる。これによって、光アイソレータを除いた部分が有する特性を知ることができる。(8)所定のビットエラー率を達成できる戻り光量と、発光デバイスの出力が受けると見積もられたシステム戻り光量とから、発光デバイスのアイソレーション値を決定するステップが含まれる。例示的に説明すれば、所定のビットエラー率を達成できる戻り光量を達成するまで、システム戻り光量を減衰させるようにアイソレーション値が決定される。

【0024】この方法によれば、所定のビットエラー率を達成できる戻り光量を求める。見積もられたシステム戻り光量に対して所定のビットエラー率を達成できる戻り光量が得られるように、アイソレーション値が決定される。これによって、発光デバイスが備えるべき光アイソレータの最低アイソレーション値が得られる。

【0025】アイソレーション値を決定する方法は、以下のステップを含むように適用されることができる。光反射率 R_1 を有する回折格子を含む光学部品と、回折格子と結合効率 η_1 で光学的に結合された半導体光増幅器とを含む試験デバイスを準備するステップが含まれることができる。また、試験デバイスのビットエラー率と戻り光の所定量との関係から $P_r = \eta_1 \times (1 - R_1) \times P_i$ に基づいて、半導体光増幅器への戻り光量を求めるステップが含まれることができる。さらに、半導体光増幅器への戻り光量に基づいて、光反射率 R_2 を有する回折格子を含む光学部品と、回折格子と結合効率 η_2 で光学的に結合された半導体光増幅器とを有する発光デバイスに対する戻り光量を $P_r = P_i / (\eta_2 \times (1 - R_2))$ に基づいて求めるステップが含まれることができる。さらにまた、回折格子と結合効率 η_2 で光学的に結合された半導体光増幅器とを有する発光デバイスに対する戻り光量からアイソレーション値を求めるステップが含まれることができる。

【0026】

【発明の実施の形態】本発明の実施の形態を図面を参照しながら説明する。同一または類似の部分には同一の符号を付して重複する説明を省略する。以下、本明細書において、1.55 μm 帯とは、1.53 μm 以上1.62 μm 以下の範囲の波長帯域をいう。

【0027】図1および図2を用いて、第1の実施の形態に係わる発光デバイス(発光装置)について説明する。この発光デバイスは、ファイバグレーティングレーザモジュールの構造を有する。図1は、レーザモジュールの斜視図であり、その内部の様子が明らかになるように一部破断図になっている。図2は、レーザモジュール主要部を表し図1のI-I断面における断面図である。

【0028】図1を参照すると、レーザモジュール1は、レーザモジュール主要部10と、ハウジング12と

を備える。ハウジング12は、図1に示された実施例では、バタフライ型パッケージである。パッケージ12内の底面上にレーザモジュール主要部10が配置されている。レーザモジュール主要部10は、不活性ガス、例えば窒素ガス、が封入された状態でパッケージ12内に封止されている。ハウジング12は、半導体レーザレーザモジュール主要部10を収納している本体部12a、光ファイバ48を保持する筒状部12b、および複数のリードピン12cを備える。

【0029】レーザモジュール主要部10は、光学部品14と、半導体光学素子16、18と、搭載部材22、24、26と、位置合わせ機構部28と、を有する。

【0030】搭載部材22は半導体光増幅器16を搭載し、搭載部材28は半導体受光素子18を搭載している。搭載部材24は、搭載部材22、28を搭載している。搭載部材24は、熱電子冷却器(サーモエレクトリッククーラ)20の上に配置されている。熱電子冷却器20は、例えば、ペルチェ効果を利用した温度制御素子として実用化されている。熱電子冷却器20は、半導体光増幅器16が搭載部材24上に配置されているので、半導体光増幅器16の温度を制御できる。このため、搭載部材24の材料は、チップキャリアに利用されている窒化アルミニウム(AlN)といった熱良導体が好ましい。

【0031】半導体光増幅器16は、InP半導体領域を有する基板上に複数の半導体層を備える。例えば、n型InP基板上に、n型InP半導体層を含む第1のクラッド層、InGaAsP半導体層を含む多重量子井戸活性層、p型InP半導体層を含む第2のクラッド層、を順次に積層する。これらの上からInGaAs半導体層とSiN膜層といったマスク材層を形成する。メサ部を形成するようにストライプ状のSiN膜層を形成し、これをマスクにしてメサ部以外の領域を基板に至るまでエッチングによって除去する。次いで、このマスクを残した状態で、p型InP半導体層およびn型InP半導体層を含む電流阻止部を選択成長によって形成する。メサ部は、この電流阻止部によって両側面から挟まれる。マスクを除去した後に、ほぼ平坦なメサ部および電流阻止部の上にp型InP半導体層を成長し、ついでp型InGaAs半導体層を含むコンタクト層を形成する。

【0032】多重量子井戸活性層が備えるMQW構造は、InGaAsP半導体井戸層およびInGaAsP半導体障壁層からなる30層の積層を含む。井戸層および障壁層は、元素組成を変更することによって禁制帯幅を変更している。MQW構造部を両側から挟むように、MQW構造部と両クラッド層との間にSCH(Separate Confinement Layer)層をそれぞれ設けることができる。

【0033】このような半導体光増幅器16の光放出面16aにおける光反射率は、十分に低い値(例えば、1

10

20

30

40

50

%以下、好ましくは0.1%以下)に設定され、半導体光増幅器16の光反射面16bは、十分に大きな値(例えば90%以上)に設定される。光放出面16aの光反射率は、光反射面16bの光反射率より低く、実質的に光を反射しない程度に低い。これによって、光放出面16aにおける光反射は十分に小さくできるので、光反射面16bとグレーティングファイバ14の回折格子14aとから成る光共振器が形成される。

【0034】図2を参照すると、光学部品14は、2つの端部14a、14b、およびこれらの端部14a、14bの間の光導波路に設けられたグレーティング(回折格子)14cを有する。光学部品14は、Si基板に設けられたSiO₂導波路といった光導波路を含む導波路基板および光ファイバであることができる。以下、光学部品14が光ファイバである場合について説明される。光ファイバ14は、酸化ゲルマニウムを含むと共に所定の屈折率を有するコア部と、このコア部の周囲に設けられコア部よりも小さい屈折率を有するクラッド部を有する。このような光ファイバのコア部は、紫外線に対して感光性を有し、コア部は、周期的な屈折率の変化が設けられると、この部分は回折格子として機能する。回折格子14cは、所定の波長帯において光を反射する反射スペクトルを有し、後述の半導体光増幅器16と光学的に結合して光共振器を構成する。本実施の形態では、光学部品として、グレーティングファイバ(コア部に回折格子を有する光ファイバ、以下、単に光ファイバともいう)を例示して本発明を説明するが、より一般には、光導波路に設けられた回折格子を有する光学部品に適用することができる。

【0035】光ファイバ14の一方の端部14aは、光共振器長を短くするために、レンズ化端部を有する。レンズ化端部においては、集光機能を持つように端部の外形が形成され、先球加工された端部とも呼ばれる。その他端14bは、光アイソレータ42に対面し、この端部は、光ファイバ14を端面研磨することによって形成されるので、研磨面とも呼ばれる。

【0036】パッケージ12の筒状部12bは、本体部12aに通じる貫通孔を有する。この貫通孔を、半導体光増幅器16から光を導く光ファイバ14が通過する。筒状部12bの先端部分には、光アイソレータ42が位置する。

【0037】光ファイバ14は、位置合わせ機構部28といった支持部材によって支持されている。光ファイバ14の一端部14aは、半導体光増幅器16に光学的に結合するように位置合わせ機構部28によって位置合わせされている。また、光ファイバ14の他端14bは、光アイソレータ42に対面するように位置合わせされ、位置合わせ機構部28に保持されている。このため、光ファイバ14の他端14bは、光アイソレータ42と光学的に結合される。このような配置によって、半導体光

増幅器16において発生された光は、光アイソレータに導かれる。

【0038】パッケージ12の筒状部12bの先端部分からは、光ファイバ48が導入される。光ファイバ48は、フェルール44によって先端部分が覆われ保護されている。光アイソレータ42は、スリーブ46を保持している。フェルール44がスリーブ46に挿入されると、光ファイバ48はパッケージ12に対して光学的に位置決めされる。光ファイバ48の端部48aは、光ファイバ48を端面研磨することによって形成され、このため研磨面とも呼ばれる。光ファイバ48の端部48aは、光アイソレータ42に対面するように位置合わせされるので、光アイソレータ42と光学的に結合される。

【0039】このような配置によって、光ファイバ48が、光アイソレータ42およびファイバグレーティング14を介して半導体光増幅器16に光学的に結合される。この結果、光学的な軸2に合わせて、半導体光学素子16、18、ファイバグレーティング14、光アイソレータ42、光ファイバ48が所定の精度で配置される。

【0040】また、半導体光増幅器16において発生される光アイソレータ42を通過した光は、光ファイバ48に導かれる。つまり、光アイソレータ42は、光ファイバ14と光ファイバ48との間に配置され、光ファイバ14からの光を透過させると共に、光ファイバ48からの光を所定の減衰度で遮断する。これによって、グレーティングファイバ14に到達する外部攪乱光の量が低減される。

【0041】結局、図1および図2に示されたモジュールでは、半導体光増幅器16の光放出面16aにグレーティングファイバ14が光結合され、半導体光増幅器16の光反射面16bにおいて光が反射される。この形態では、半導体光増幅器16の光反射面16bの光反射率は比較的大きめに設定され、半導体光増幅器16の光放出面16aの光反射率は十分に小さく設定される。発生された光はグレーティングファイバ14から取り出されることができる。

【0042】これと異なる光モジュールの形態がある。この形態では、半導体光増幅器の光放出面にグレーティングファイバが結合され、半導体光増幅器の光反射面から光が取り出される。この形態では、半導体光増幅器の光反射面の光反射率は比較的に小さく設定され、半導体光増幅器の光反射面の光反射率は通常に半導体レーザと同程度の光反射率に設定される。発生された光は、半導体光増幅器の光反射面から取り出すことができる。光反射面に対面する光取り出し用光ファイバの端部と、半導体光増幅器の光反射面との間に光アイソレータを挿入することができる。

【0043】図3(a)および図3(b)は、ファイバ型光アイソレータといった光アイソレータの一実施の形態を

模式的に示した図面である。光アイソレータ42は、所定の軸に沿って整列された第1の複屈折デバイス42a、第2の複屈折デバイス42b、並びにファラデー回転子42cを有する。第1および第2の複屈折デバイス42a、42bは、ルチルおよびくさび型複屈折板といった複屈折材料を含む複屈折部材(複屈折光学素子)である。第1の複屈折デバイス42aは、グレーティングファイバ14の一端14bと光学的に結合するように対面している。第2の複屈折デバイス42bは、光ファイバ48の一端48aと光学的に結合するように対面している。ファラデー回転子42cは、例えばBi-YIG結晶を含む。ファラデー回転子42cは、第1および第2の複屈折デバイス42a、42bの間に配置されている。

【0044】グレーティングファイバ14からの光は、レンズ42dといったレンズ手段を介して第1の複屈折デバイス42aに導かれる。第2の複屈折デバイス42bからの光は、レンズ42eといったレンズ手段を介して光ファイバ48に導かれる。

【0045】このような構造の光アイソレータは、例えば、1.55 μm 帯の光に対して挿入損失2dB以下でアイソレーション40dBという特性を有する。更なるアイソレーションが必要な場合は、複数の光アイソレータを直列して接続することができる。

【0046】図3(a)および図3(b)において、順方向および逆方向に進む光の経路について説明する。グレーティングファイバ14の一端14bから出射された光は、レンズ42dでほぼ平行な光になる。この光は第1の複屈折デバイス42aにおいて正常光(実線)と異常光(破線)とに分離された後に、ファラデー回転子42cを通過する。通過した光は、第2に複屈折デバイス42bを再び通過した後にレンズ42eに入射すると、光ファイバ48の一端48aに集光される。一方、光ファイバ48からの光は、レンズ42eでほぼ平行な光になる。この光は第2の複屈折デバイス42bにおいて正常光(実線)と異常光(破線)とに分離された後に、ファラデー回転子42cを通過する。通過した光は、第1に複屈折デバイス42aを再び通過した後にレンズ42dに入射すると、グレーティングファイバ14の一端14bと異なる位置に集光される。このように光アイソレータ42では、一方のポートからの光(順方向の光)と他方のポートからの光(逆方向の光)との経路が異なるので、一方向に進む光は光アイソレータ42を通過するけれども、他方向からの光は光アイソレータ42を通過することができない。

【0047】発光デバイスへの戻り光に関して更に詳細な検討を行うべくなされた実験について説明する。図4は、この実験の際の光学的な結合の状態を示した図面である。

【0048】図4を参照すると、実験に使用されるファ

イバグレーティングレーザといった試験デバイスが、ハウジング12に収納されている。ハウジング12内には、回折格子14cがコア部に形成されたグレーティングファイバ14と、このグレーティングファイバ14の一端14aと光学的に結合された半導体光増幅器16、および半導体光増幅器16の発光状態を監視するフォトダイオード18が配置されている。発光デバイスおよび試験デバイスを例示的に示せば、発光デバイスが図1に示された構造を備えるとき、試験デバイスは図9に示される構造を備えることができる。

【0049】グレーティングファイバ14は、光カプラ63の第1のポート63aに接続されている。第2のポート63bは、光ファイバ68aを介して光アイソレータ64の入力64aに接続されている。光アイソレータ64の出力64bには、ビットエラー率(BER)測定器65が光ファイバ68bを介して接続されている。また、光カプラ63の第3のポート63cには、光ファイバ68cを介して可変アッテネータ66の入力66aに接続され、その出力は光ファイバ68dを介して、1.55 μm において受けた光をほぼ全反射する全反射ミラー67に結合されている。光カプラ63の第4のポートは、無反射処理が施されている。例えば、光アイソレータ64は、60dB程度のアイソレーションを有する。

【0050】ここで、ビットエラー率BERは、 $E(t)/N(t)$ で規定される。 $E(t)$ は時間tの間にエラーで受信されたビット数を示し、 $N(t)$ は時間tの間に伝送された全ビット数を示している。

【0051】実験系においては、グレーティングファイバ14と半導体光増幅器16との光結合は、-2.8dBである。半導体光増幅器16の光送出面の反射率は1.55 μm 帯において0.1%以下であり、光反射面の反射率は1.55 μm 帯において80%である。

【0052】図4の実験系によれば、半導体光増幅器16において発生され光放出面16aから放出された光Aは、回折格子14cにおいて一部は反射され反射光Cとなると共に、残りは透過光Eとなる。モニタ光Bは、半導体光増幅器16の光反射面16bから放出されてフォトダイオードに入射される。

【0053】このような実験系を用いた実験において、発明者は、アイソレーションとビットエラー率との関連を見出した。反射戻り光量を変化させると、この戻り量に応じてビットエラー率が変化したのである。つまり、上記の実験系においては、可変アッテネータ66の減衰量を変化させると、ファイバグレーティングレーザへの戻り光量が変わる。故に、可変アッテネータ66の減衰量を変えながら、ビットエラー率を測定器65で測定すれば、光アイソレーションを変更したと等価になる。

【0054】発明者は、実験結果を解析するために更に検討を行った。実際に、ビットエラー率に影響を与える

戻り光は、半導体光増幅器 16 にまで達する光 D であることに気づいた。ファイバグレーティングレーザは光量 P_0 を発光する。グレーティングファイバ 14 の回折格子 14a に戻る光量 P_r と、半導体光増幅器 16 にまで戻る光量 P_c との関係は、

$$P_c = P_r \times \eta \times (1 - R_{fc})$$

と表される。ここで、 η は半導体光増幅器 16 とグレーティングファイバ 14 との結合効率を示し、 $1 - R_{fc}$ は回折格子 14c での透過率を示す。本実験系では、 $\eta = -2.8 \text{ dB}$ 、 $R_{fc} = 70\%$ であるので、 $\eta \times (1 - R_{fc}) = -8 \text{ dB} \approx 1/6.3$ となる。故に、

$$P_c \approx P_r / 6.3$$

となる。

【0055】図 5 は、この実験系において、反射光の戻り光の割合を変化させたときのビットエラー率を測定した特性図である。測定は、伝送速度 2.5 Gbit/s 、測定パターン NZR、PRBS $10^3 - 1$ で行われた。横軸には、 P_r / P_0 を dB 単位で示している。図 5 には、戻り光量を低減すれば、ビットエラー率も低下することが示されている。

【0056】発明者は、図 5 に示された特性に基づいて、

$$P_c / P_0 = \eta \times (1 - R_{fc}) \times P_r / P_0$$

$$\log(P_c / P_0) = \log(\eta \times (1 - R_{fc})) + \log(P_r / P_0)$$

となる。本実験に使用されたファイバグレーティングレーザの諸定数を代入すると、

$$\log(P_c / P_0) = -8 \text{ dB} + \log(P_r / P_0)$$

が得られることを見出した。この関係式によって、図 5 の横軸を半導体光増幅器 16 への戻り光量 P_c に読み替えることができる。故に、半導体光増幅器 16 への戻り光量 P_c とビットエラー率 (BER) との関係が得られる。また、発明者は、想定しているシステムにおけるシステム戻り光量 (最大反射量) が $10 \times \log(P_r / P_0) = -25 \text{ dB}$ 程度である、と考えている。したがって、この戻り光量と、達成されるべきビットエラー率に対応する戻り光量との差が、必要なアイソレーションとなる。「必要なアイソレーション」は、光アイソレータ、 η 、および R_{fc} によって達成されるべき値である。このため、光アイソレータの値を決定するためには、 η および R_{fc} から寄与を除外しなければならない。このようにして求めた結果を図 6 に示す。図 6 では、光アイソレータが達成すべきアイソレーションと、ビットエラー率との関係を示す特性図である。最小自乗法を用いて図 6 における黒丸を一次式に当てはめると、

$$I = -58.6 - 8.7 \times \log(\text{BER})$$

が得られる。故に、アイソレーションは、達成されるべきビットエラー率 10^{-10} 、 10^{-12} 以上の範囲において、この関係式に従って設定されることが好ましい。

【0057】次いで、実験において採用したファイバグ

レーティングレーザに限られることなく、一般的に適用可能な関係を導く手順を発明者は考えついた。一般には、 η および $(1 - R_{fc})$ は様々な値を取り得る。

【0058】

$$P_c / P_0 = \eta \times (1 - R_{fc}) \times P_r / P_0$$

において、ファイバグレーティングレーザの諸定数が

$$-0.5 \text{ dB} \leq \eta \leq 10 \text{ dB}$$

$$1\% \leq R_{fc} \leq 90\%$$

の範囲で変化すると、アイソレーションに関して、

(a) 最も有利な条件: $\eta = 10 \text{ dB}$ 、 $R_{fc} = 90\%$

(b) 最も不利な条件: $\eta = -0.5 \text{ dB}$ 、 $R_{fc} = 1\%$

であると考えられる。これらの特性は図 6 に示されている。これらの特性についても一次式に当てはめると、

$$(a) \quad I = -63.4 - 7.9 \times \log(\text{BER})$$

$$(b) \quad I = -52.4 - 8.7 \times \log(\text{BER})$$

が得られる。図 6 においては、それぞれの直線の上側の領域において、所定のビットエラー率が達成されている。

【0059】これらの式から次の内容が理解される。条件 (a) のファイバグレーティングレーザでは、実験に使用されたレーザに比べて、 η が 7.5 dB 程度悪いので、この分に相当してアイソレーションを小さくできる。条件 (b) のファイバグレーティングレーザでは、実験に使用されたレーザに比べて、 η が 12 dB 程度良いので、この分に相当した大きなアイソレーションが必要である。

【0060】ここでは、一般的な諸特性値を有するファイバグレーティングレーザといった外部共振器型発光デバイスに対するアイソレーションの決定方法が示された。この方法を採用すれば、ここで採用された数字と異なる数字を用いて、ここで示された見積りと同様な計算を行うことができる。また、各部品の温度特性までも考慮に入れてアイソレーション値を決定できる。更に、伝送レートを変更したときのアイソレーション値もまた求めることができる。加えて、 η および R_{fc} の少なくとも一方のばらつきを考慮したアイソレーション値を見積もることもできる。

【0061】図 7 は、第 2 の実施の形態に係わる発光デバイスの模式図である。図 1 および図 2 の同一の部分には、同一の符号を付している。図 7 を参照すると、ファイバグレーティングレーザ 11 を含む発光デバイス 1B が図示されている。発光デバイス 1B に含まれるファイバグレーティングレーザ 11 では、光アイソレータ 42 が光アイソレータ 40 に置き換えられている点を除いて、図 1 および図 2 に示されたファイバグレーティングレーザ 1A と同じである。光アイソレータ 40 は、ハウジング 12 に取り付けられることもでき、またハウジング 12 とは別個に配置されることができる。つまり、光アイソレータ 40 は、グレーティングファイバ 14 と、光導波路 50 との間に設けられている。

【0062】ファイバグレーティングレーザ1Bは、半導体光増幅器16、グレーティングファイバ14、および光アイソレータ40を含む。ファイバグレーティング14は、中心波長 λ の反射スペクトルを有する回折格子14cを有する。半導体光増幅器16の光放出面16aは、グレーティングファイバ14の一端14aと光学的に結合している。グレーティングファイバ14の他端14bは、ファイバ型アイソレータといった光アイソレータ40の入力に光学的に結合されている。光アイソレータ40の出力は、光ファイバといった光導波路50に光学的に結合されている。半導体光増幅器16およびグレーティングファイバ14と一端部は、ハウジング12内に収納されている。半導体光増幅器16の光反射面16bは、モニタ用フォトダイオード(図1の18)の受光面と光学的に結合されることができる。半導体光増幅器16は、外部からの信号51によって変調される。変調された信号は、光アイソレータ40を介して光導波路50に送出される。一方、光伝送路50からの戻り光は、光アイソレータ40によって所定の値未満にまで遮断されている。この結果、実用的な環境においても、 10^{-10} 程度以下のビットエラー率を達成される。

【0063】図8は、第3の実施の形態に係わる発光デバイスの模式図である。図1および図2の同一の部分には、同一の符号を付している。図8を参照すると、WDM用発光デバイス1Cが図示されている。発光デバイス1Cは、複数のファイバグレーティングレーザ11a、11b、11cと、光アイソレータ41と、光合波手段52を有する。

【0064】複数のファイバグレーティングレーザ11a、11b、11cの各々は、図9に示されるような構造を備えることができる。図9においては、図1および図2と同一の部分には、同一の符号を付している。また、ファイバグレーティングレーザ11aは発振波長 λ_1 の光を発生し、ファイバグレーティングレーザ11bは発振波長 λ_2 の光を発生し、ファイバグレーティングレーザ11cは発振波長 λ_n の光を発生する。ファイバグレーティングレーザ11a、11b、11cの出力は、光合波手段52の入力ポート52a、52b、52cに結合されている。光合波手段52は、これらの入力ポートに与えられた光を合波し単一の出力ポート52dに提供することができる。光合波手段52は、光カプラまたはAWG(Arrayed Waveguide Grating)といった光合波器52であることができる。光合波手段52の出力ポート52dには、光導波路54を介して光アイソレータ41の入力に結合されている。光アイソレータ41の出力は、光ファイバといった光導波路50に結合されている。

【0065】光導波路50には、波長成分(λ_1 、 λ_2 、 \dots 、 λ_n)を含むWDM信号が与えられる。ファイバグレーティングレーザ11a、11b、11cに含まれる半

導体光増幅器16は、それぞれ、外部からの信号51a、51b、51cによって変調される。変調された信号は、それぞれ、光合波手段52によって合波され単一の光アイソレータ41を介して光伝送路50に送出される。一方、光伝送路50からの戻り光は、光アイソレータ40によって所定の値未満にまで遮断されている。このため、ファイバグレーティングレーザ11a、11b、11cに含まれる半導体光増幅器16に対する戻り光は、所定値に未満に抑えられている。この結果、実用的な環境において、 10^{-10} 程度以下のビットエラー率を達成される。

【0066】図10は、WDM光通信システム9を示す図面である。光通信システム9は、光受信器3、光送信器4、並びに光送信器4および光受信器3を結合する光伝送路8を備える。

【0067】光受信器3は、光入力ポート3a、電気出力端子3b、複数の受光素子3c、および光分波手段3dを有する。光分波手段3dは、入力ポートに受けた光を複数の波長成分毎に空間的に分けることができる。光入力ポート3aからのWDM光信号は、例えばAWGといった光分波器3dによって、空間的に異なる位置に波長成分毎に分けられる。各信号が伝送される各波長成分毎に、異なる受光素子3dに入力され、電気信号7に変換される。電気信号7は、出力ポート3bから送出される。

【0068】光通信器4には、例えば図8に示された発光デバイス1Cを採用することができる。光送信器4では、出力ポート4aは光伝送路8に接続されている。光送信器4は、送信されるべき変調信号51を入力端子4bに受けて、この信号51で変調されたWDM光信号を出力ポート4aから提供する。

【0069】光伝送路8は、光増幅器6a、6b、並びに光導波路50a、50b、50c、50dを備える。光導波路50a、50b、50c、50dは、それぞれ、光増幅器6a、6bの間を接続し、光増幅器6aと光送信器4とを接続し、光増幅器6bと光受信器3との間を接続する。

【0070】このようなWDM光通信システムでは、光送信器4の出力と、半導体光増幅器との間に所定の減衰度の光アイソレータが挿入されているので、伝送特性の要求に適合したビットエラー率のデータ伝送が実現される。本実施の形態では、光送信器4として第3の実施の形態に係わる装置を採用したが、第1および第2に実施の形態に係わる装置を採用することもでき、同様な作用および効果が得られる。

【0071】

【発明の効果】以上詳細に説明したように、本発明に係わる発光デバイスによれば、光発生部と、当該発光デバイスの出力と、光アイソレータと、を備える。光アイソレータは、光発生部と出力との間に配置されている。こ

のような発光デバイスにおいて、光アイソレータのアイソレーションは、 $1.55\mu\text{m}$ 帯において伝送速度 2.5Gbps で達成されるべきビットエラー率BERに関してdB単位において $-52.4-8.7\times\log(\text{BER})$ 以上に規定されている。

【0072】外部共振器型の発光デバイスが所定のビットエラー率を達成することを可能にするアイソレーション値を決定する方法によれば、所定のビットエラー率を達成できる戻り光量と、システム戻り光量とからアイソレーション値を決定する。このため、発光デバイスが備

えるべき光アイソレータの最低アイソレーション値が得られる。

【0073】したがって、所定のビットエラー率を越える特性を達成できる発光デバイス、信号光を発生する方法、光通信システム並びにアイソレーション値を決定する方法が提供される。

【図面の簡単な説明】

【図1】図1は、第1の実施の形態に係わるファイバグレーティングレーザの斜視図を示す。

【図2】図2は、図1のI-I断面における図面を示す。

【図3】図3(a)および図3(b)は、光アイソレータの構造を示す図面である。

【図4】図4は、ビットエラー率を測定した光学系を表した実験システムを示す図面である。

【図5】図5は、反射戻り光とビットエラー率との関係を示す特性図である。

【図6】図6は、アイソレーションと、ビットエラー率

との関係を示す特性図である。

【図7】図7は、第2の実施の形態に係わる発光デバイスの模式図である。

【図8】図8は、第3の実施の形態に係わる発光デバイスの模式図である。

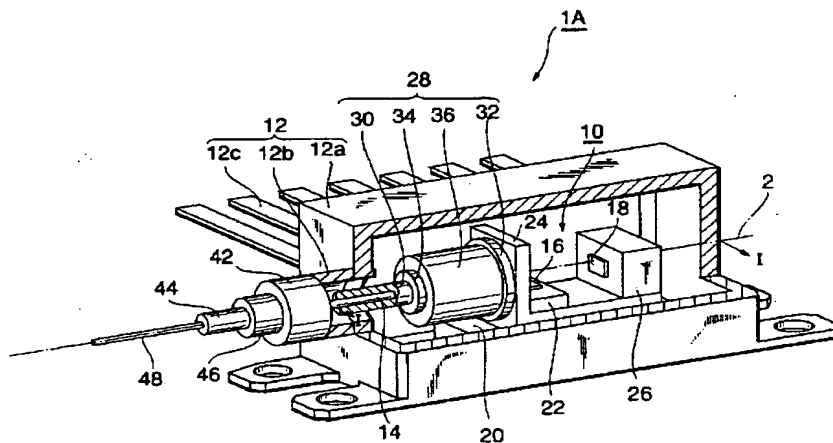
【図9】図9は、ファイバグレーティングレーザを示す斜視図である。

【図10】図10は、WDM光通信システムの模式図である。

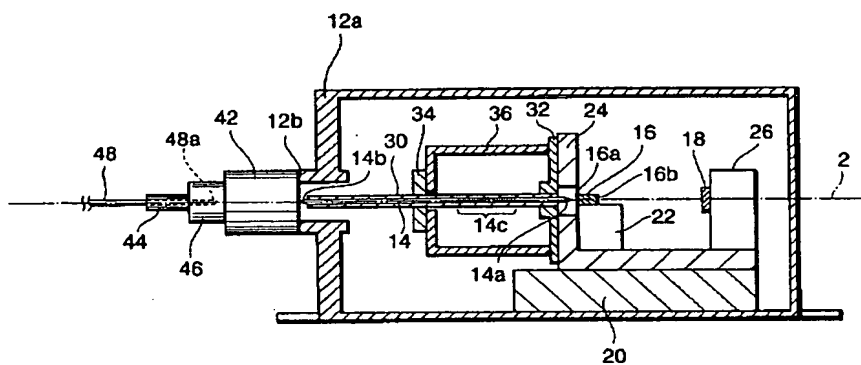
【符号の説明】

1A…レーザモジュール、1B、1C…発光デバイス、3…光受信器、4…光送信器、6a、6b…光増幅器、7…電気信号、8…光伝送路、9…WDM光通信システム、10…レーザモジュール主要部、11、11a、11b、11c…ファイバグレーティングレーザ、12…ハウジング、14…グレーティングファイバ、16、18…半導体光学素子、20…熱電子冷却器（サーモエレクトリッククーラ）、22、24、26…搭載部材、28…位置合わせ機構部、40、41、42…光アイソレータ、42a…第1の複屈折デバイス、42b…第2の複屈折デバイス、42c…ファラデー回転子、42d、42e…レンズ、44…フェルルール、48…光ファイバ、50…光導波路、51a、51b、51c…外部からの信号、52…光合波手段、54…光導波路、63…光カプラ、64…光アイソレータ、65…ビットエラー率(BER)測定器、68a～68d…光ファイバ、

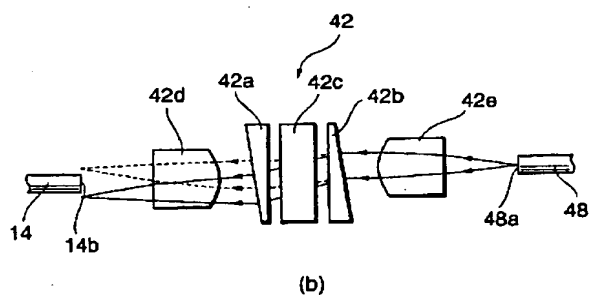
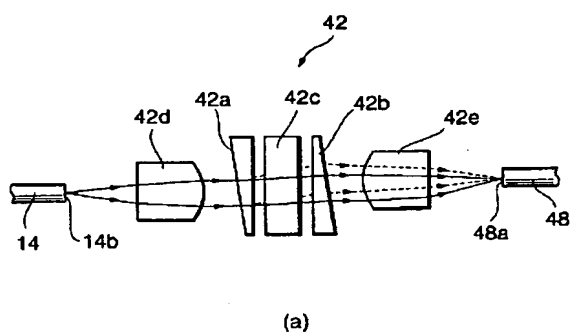
【図1】



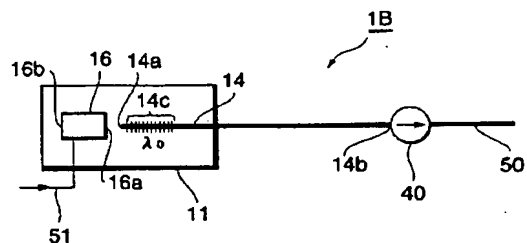
【図 2】



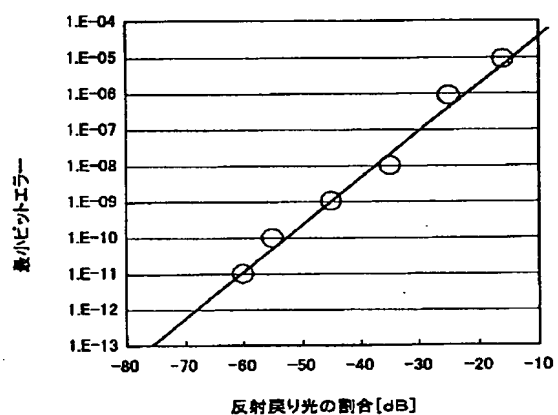
【図 3】



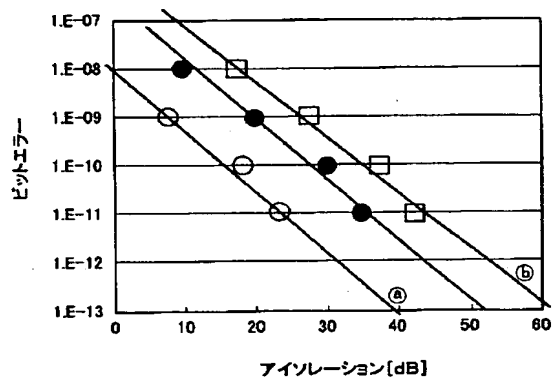
【図 7】



【図 5】

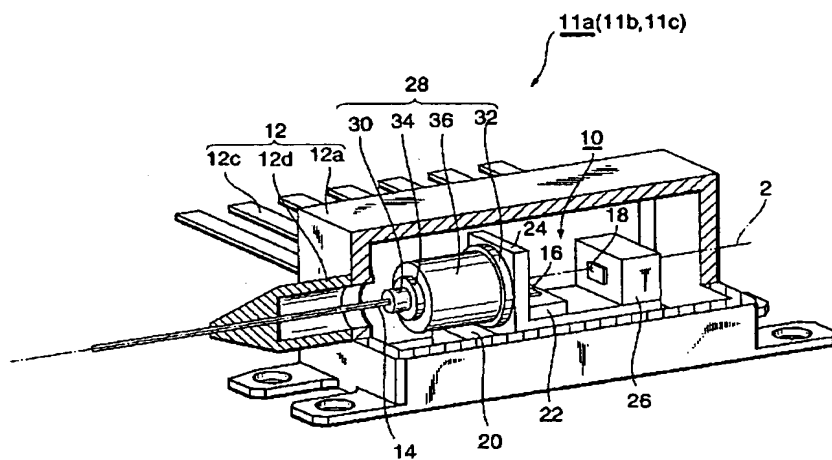


【図 6】

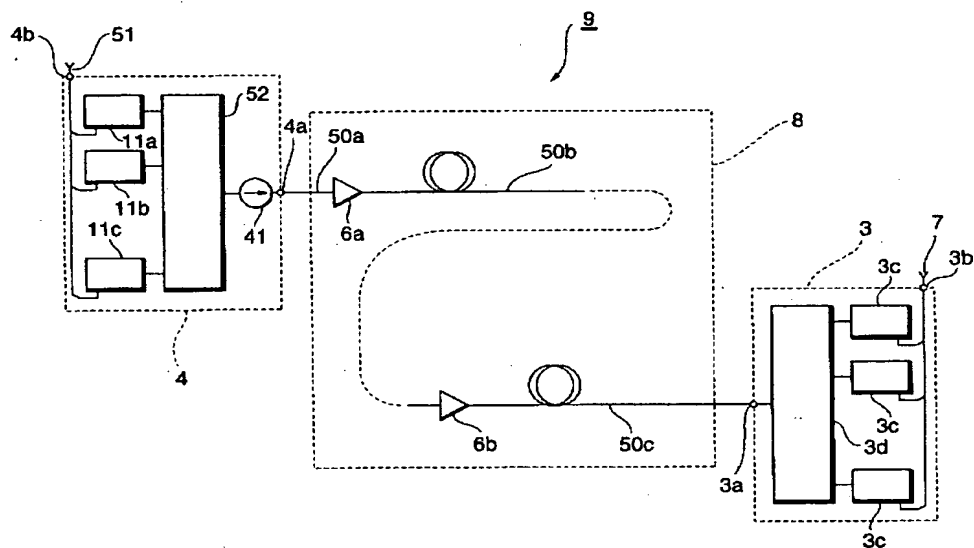


[illegible]

【図 9】



【図 10】



フロントページの続き

(51) Int. Cl.⁷

識別記号

F I

テーマコード (参考)

H 0 4 B 10/18

H 0 4 B 9/00

Q

10/14

10/135

10/13

10/12

F ターム(参考) 2H037 AA01 BA04 CA02 CA33
2H099 AA01 BA02 CA05
5F073 AA62 AA74 AA83 AB21 AB25
AB28 AB30 CA12 FA06 FA15
FA25
5K002 AA01 AA03 AA07 BA02 BA05
BA13 BA21 CA02 CA13 DA02
DA04 EA05 FA01 GA07